

GSMA™  
**Thrive**



**刘志宏**

**西安电子科技大学教授**

# **GaN-on-Si技术在毫米波的应用**



# 目 录

---

- 一、概述
- 二、毫米波GaN HEMT关键技术
- 三、毫米波GaN HEMT的线性度问题
- 四、8英寸Si基GaN晶圆及工艺技术
- 五、GaN-Si CMOS异质集成



# 目 录

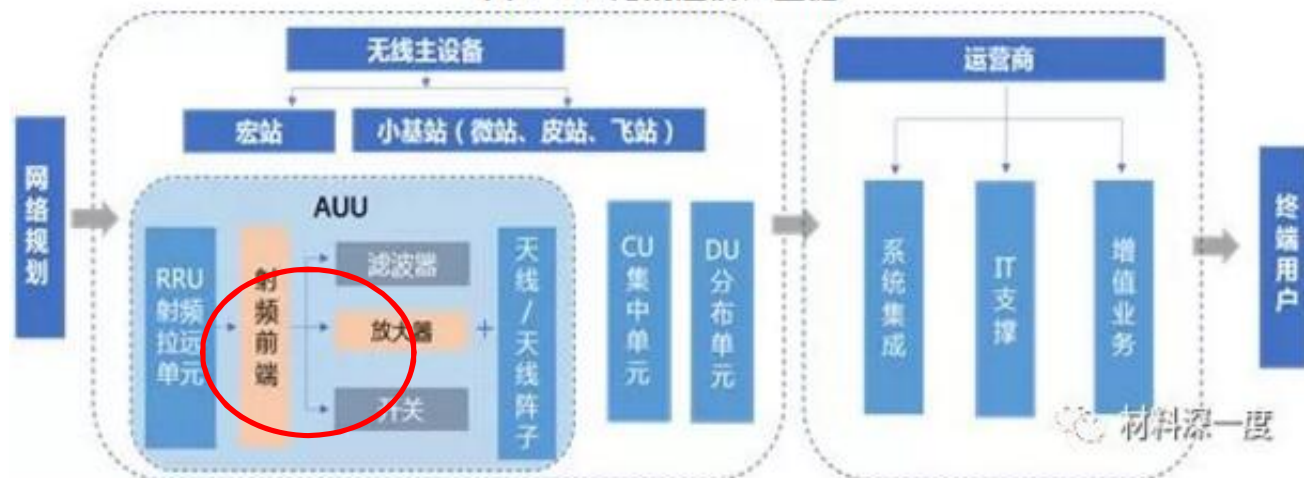
---

- 一、概述
- 二、毫米波Ga<sub>N</sub> HEMT关键技术
- 三、毫米波Ga<sub>N</sub> HEMT的线性度问题
- 四、8英寸Si基Ga<sub>N</sub>晶圆及工艺技术
- 五、Ga<sub>N</sub>-Si CMOS异质集成

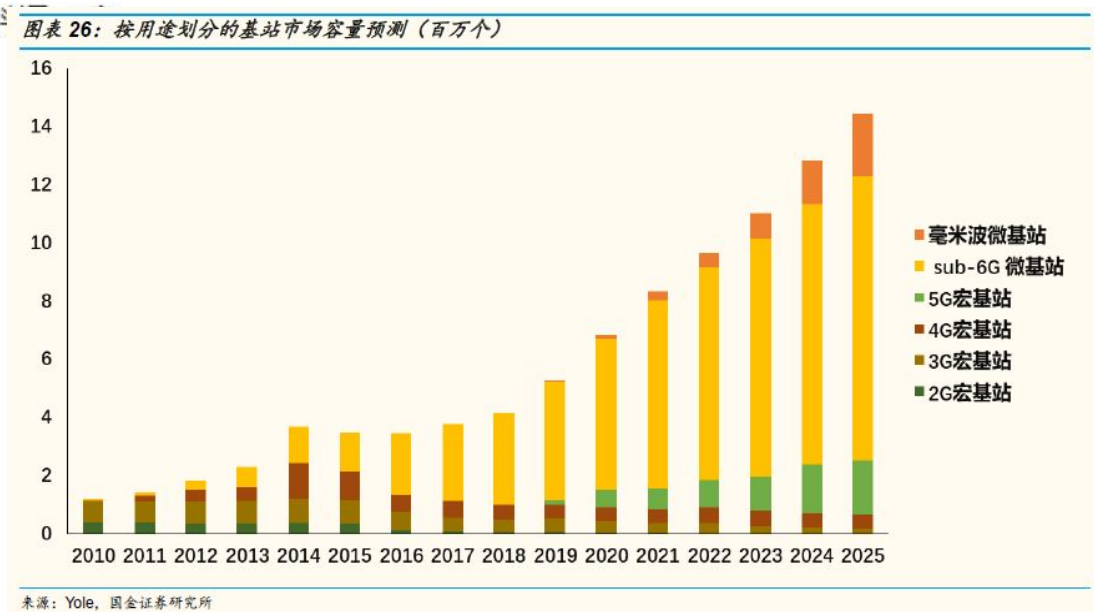


# 射频芯片：无线通信系统关键器件

图1 5G无线通信产业链



资料来源：材料 图表 26: 按用途划分的基站市场容量预测 (百万个)



来源: Yole, 国金证券研究所



# 射频芯片：国产替代急需

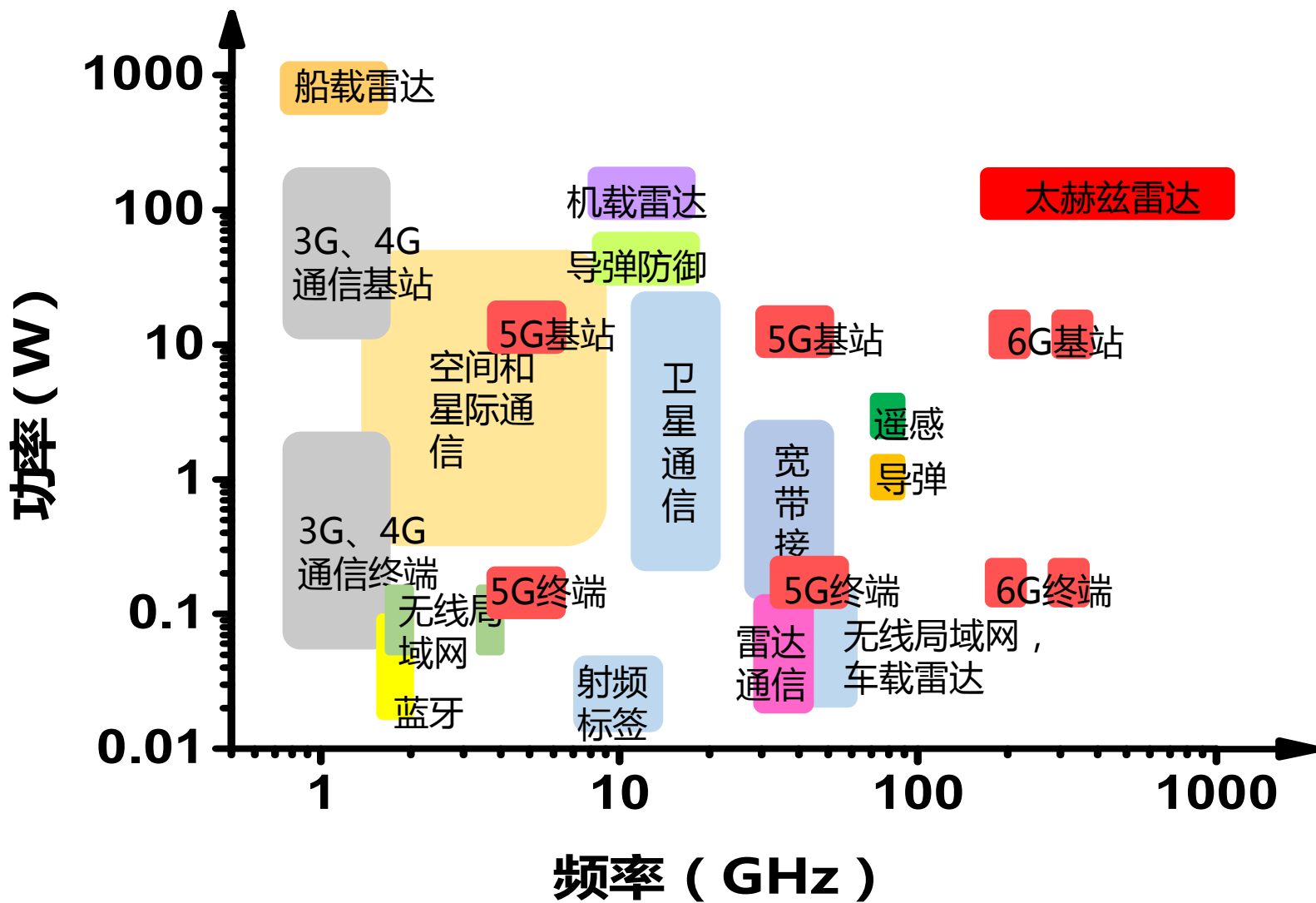
- 华为手机P40手机芯片：**只有射频芯片**来自于美国



	P30	P40 Pro
Component	Manufacturer (country)	Manufacturer (country)
Read-only memory (NAND flash)	Micron (US) (some batches)/ Samsung (South Korea) (some batches, eg P30 Pro)	Samsung (South Korea)
Radio-frequency front-end modules	Qualcomm (US); Skyworks (US); Qorvo (US)	Skyworks (US); Qorvo (US); Qualcomm (US)
Communication and radio frequency chips	Qorvo (US)	Could not be identified
Near-field communication chips	NXP (Netherlands)	NXP (Netherlands)
Screen	Samsung (South Korea)	BoE (China); LG (South Korea)
Microprocessor (system on chip)	Huawei's HiSilicon (China)	Huawei's HiSilicon (China)
Battery	Desay (China); Amperex (China)	Desay (China); Amperex (China)
Lens	Sony (Japan)	Sony (Japan)



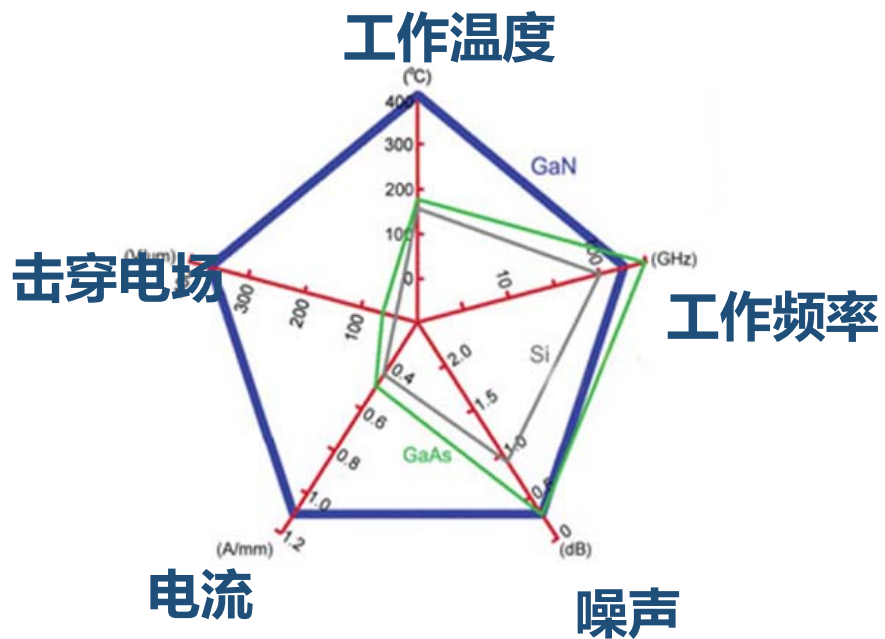
# 射频器件应用





# 射频器件材料

- 射频半导体器件与集成电路历经了三代，第一代半导体硅射频、第二代半导体砷化镓/磷化铟射频器件，**第三代半导体氮化镓**（氮化物）射频器件。



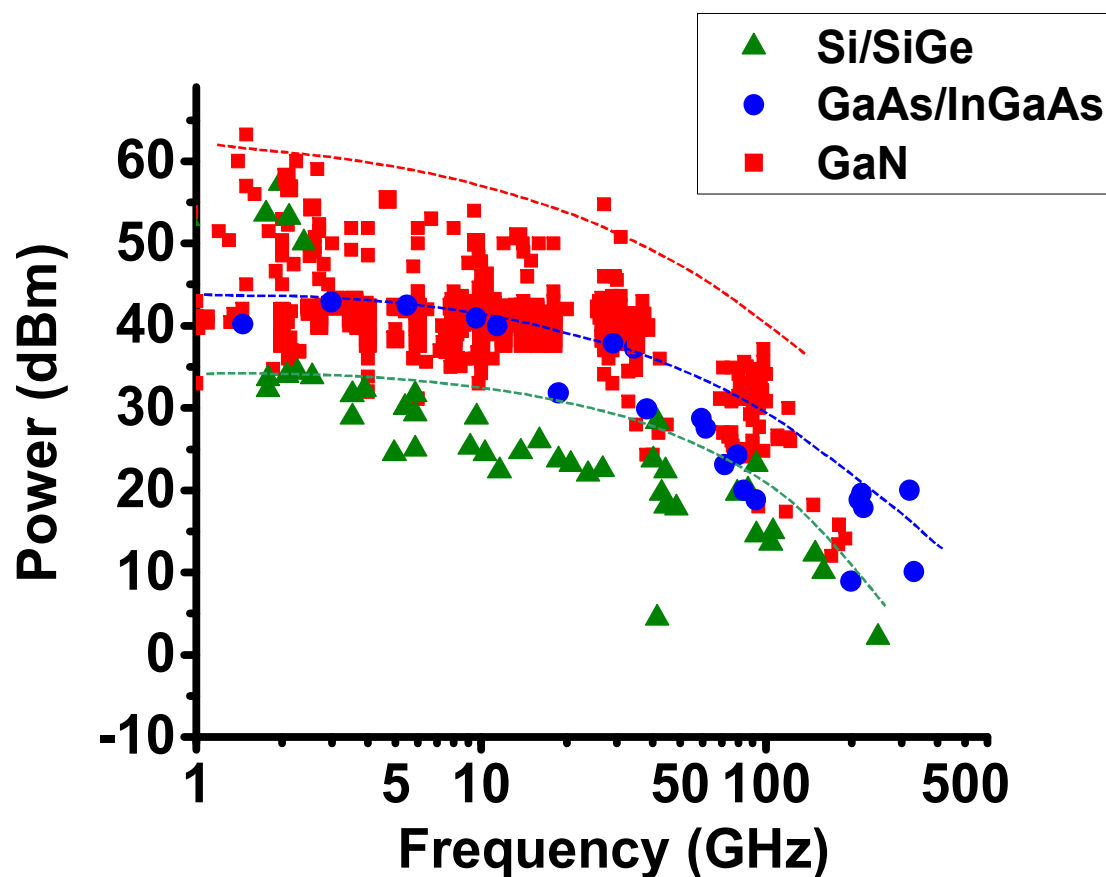
	硅	砷化镓	氮化镓
禁带宽度 (eV)	1.1	1.4	3.4
临界电场 (MV/cm)	0.3	0.4	3.3
电子迁移率 (cm <sup>2</sup> /Vs)	1350	8500	2000
电子饱和速度 (cm/s)	1	1	2.7
热导率 (W/cmK)	1.3	0.5	1.5
<b>相对Johnson优值</b>	<b>1</b>	<b>7</b>	<b>760</b>

氮化物半导体射频器件与集成电路呈现出巨大的优势，是理想的射频技术选择。

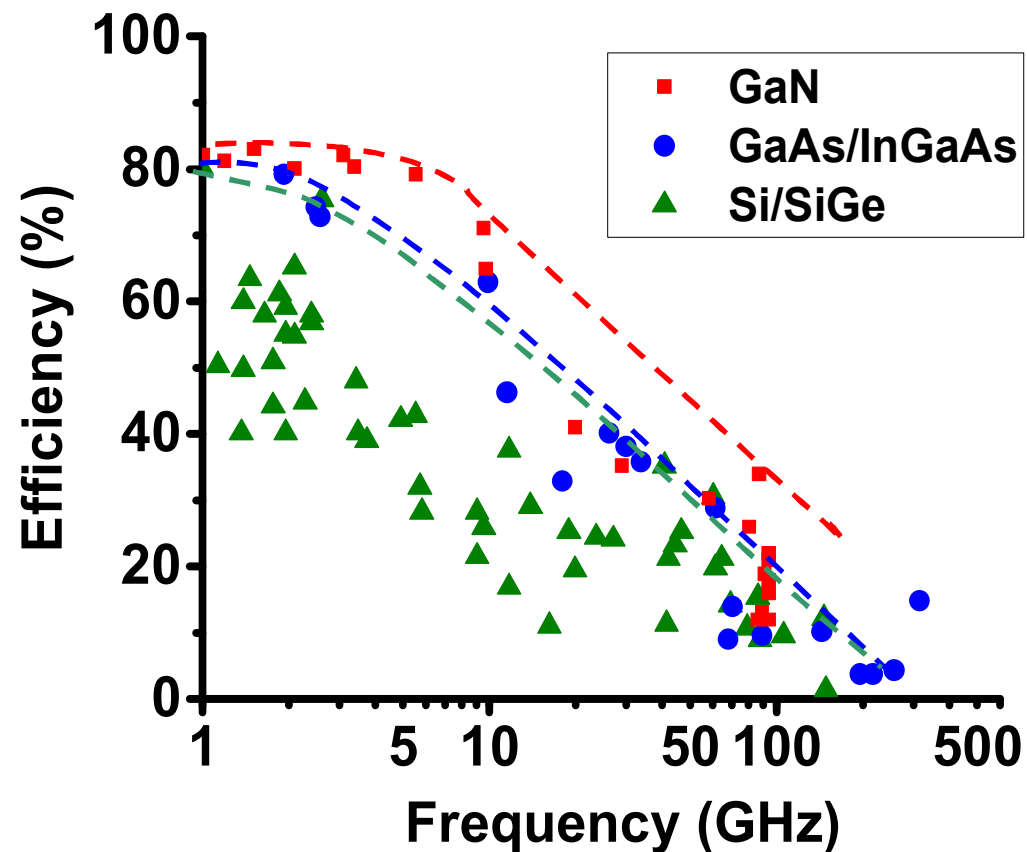


# GaN vs GaAs , Si-功率放大器 ( PA )

功率放大器PA：氮化镓呈现出更高的输出功率和更高的效率



Z. Liu et al. IFWS 2019

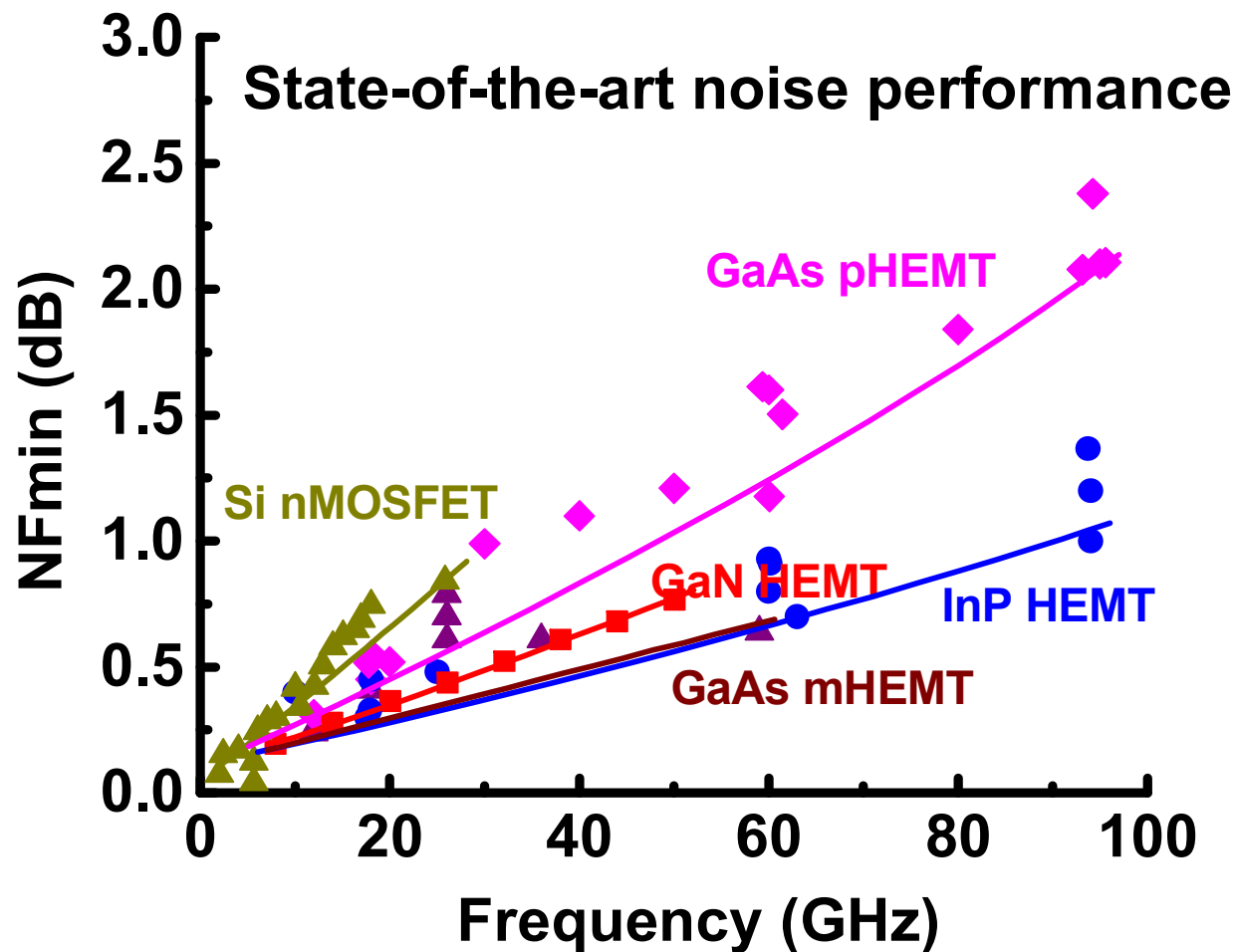






# GaN vs GaAs , Si-低噪声放大器 ( LNA )

低噪声放大器LNA：氮化镓呈现出更低噪声系数，仅弱于InP HEMT、GaAs mHEMT



Z. Liu et al. IFWS 2019



# GaN 射频器件市场预测

图3 GaN符合5G建设趋势



资料来源：Yole，材料深一度

图2 5G射频材料总体需求

不同材料体系	高功率	高效率	多频段	大带宽	小体积	轻重量	高可靠性	封装
								低成本
GaN	√	√	700MHz~70GHz	>500MHz	√	√	√	√
Si			80GHz	500MHz~1GHz			√	
GaAs			3.8GHz	<100Mz				√

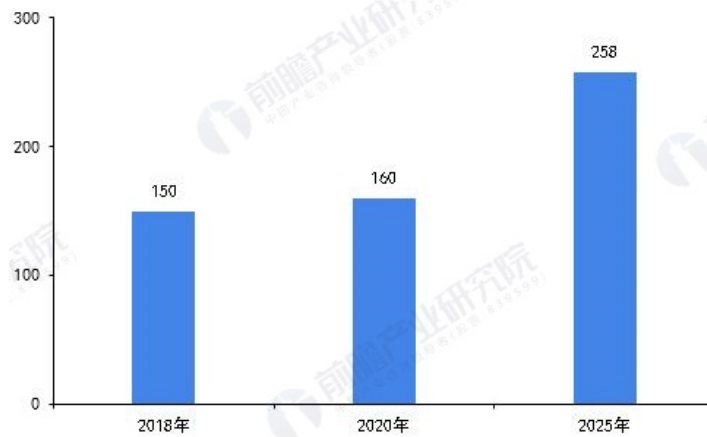
资料来源：材料深一度

图2 中国宏基站数量变化趋势



Source: 工信部, 拓璞产业研究院

图表2: 2018-2025年全球射频前端市场规模及预测(单位: 亿美元)

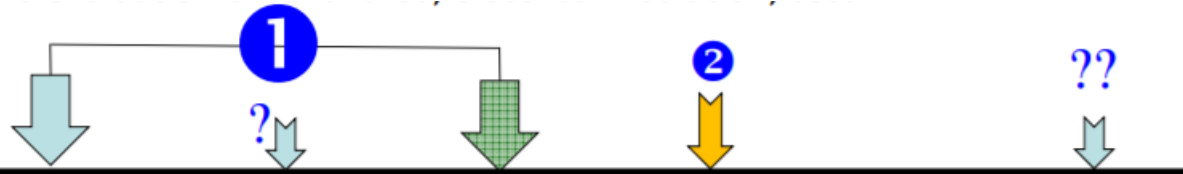
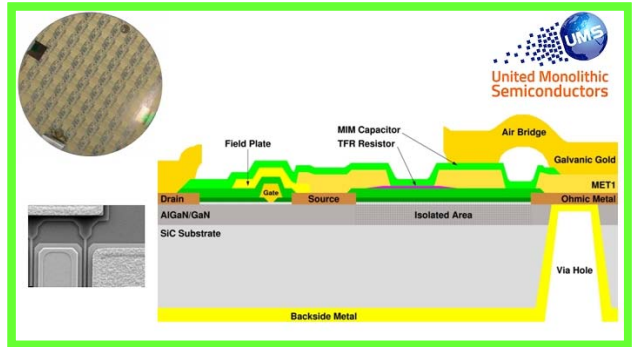


资料来源：Yole

@前瞻经济学人APP



# GaN 射频器件不同衬底



	GaN Sapphire	GaN S.I. SiC	GaN Bulk-GaN	GaN Silicon	GaN 3C SiC Silicon	GaN Glass	GaN Diamond
Epiwafer providers	TDI Hitachi Cable NTT Kyma OptoGaN AZZURRO	CREE Hitachi Cable NTT Toyoda Gosei AZZURRO IQE, Kopin Picogiga	Sumitomo SEI Kyma LumiLOG Samsung-corning Hitachi Cable AZZURRO	Nitronex AZZURRO Picogiga IMEC IQE NTT DOWA	Toshiba Ceramic (TOCERA)	BlueGlass	
Device maker	Lumileds Osram Nichia Toyoda Gosei Velox	CREE Fujitsu RFMD NXP Freescale NEC, TriQuint	Sony Nichia NEC Toyota	Nitronex OKI TriQUINT MicroGaN, ST, IR, Sanken, Fuji GaN system	R&D	R&D	R&D
Application	Blue/white LED, power devices	RF devices	Blue/violet laser diode, power devices	Power devices RF LED	RF devices Power devices	Blue/white LED	

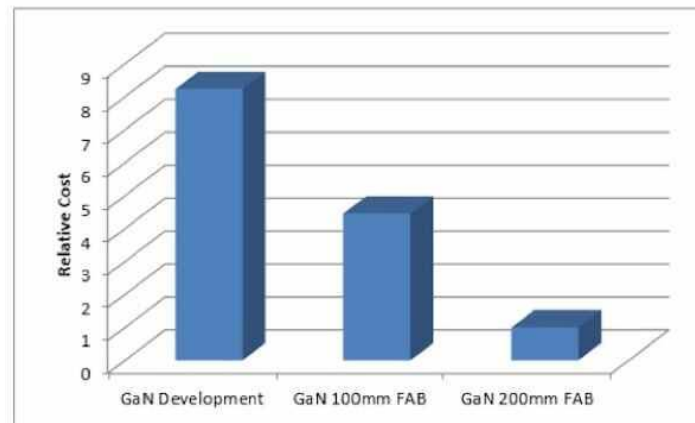


# Si基GaN优势

## ① 低衬底成本：



## ② 衬底尺寸：Si 衬底，8英寸很成熟



## ③ 利用现有硅代工厂的规模生产优势



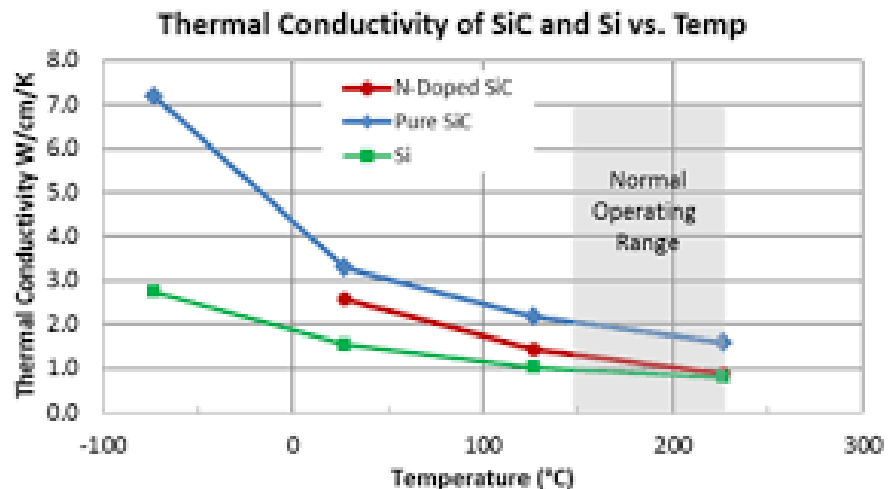
### 不同衬底成本比较:

衬底类型	可用尺寸	成本 (2019)
高阻硅	200 mm	~\$100
碳化硅	150 mm	~\$1000

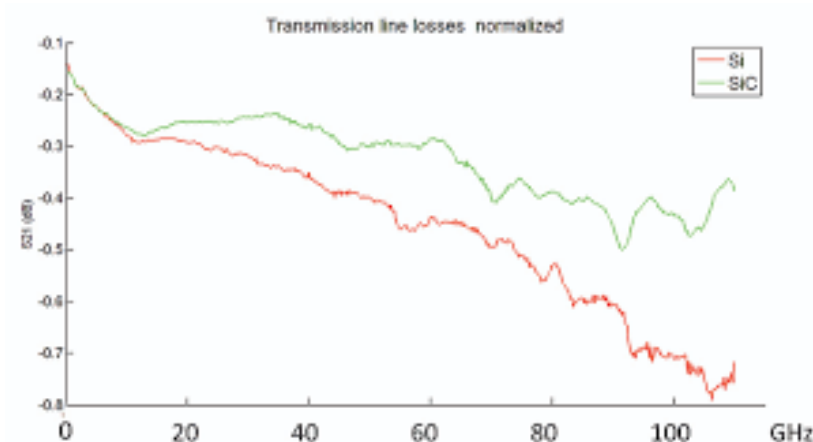


# Si基GaN主要技术挑战

## 热阻



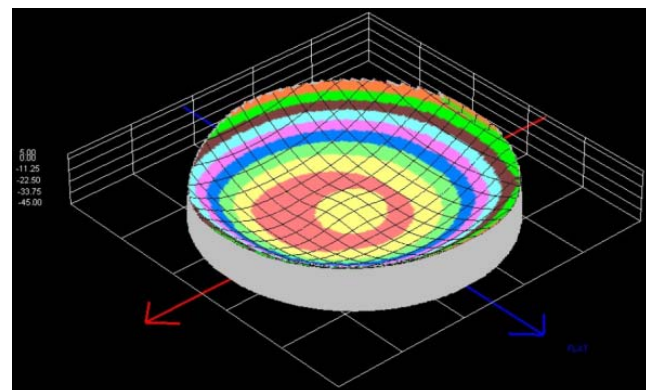
## 射频损耗



## 应力、位错密度和可靠性



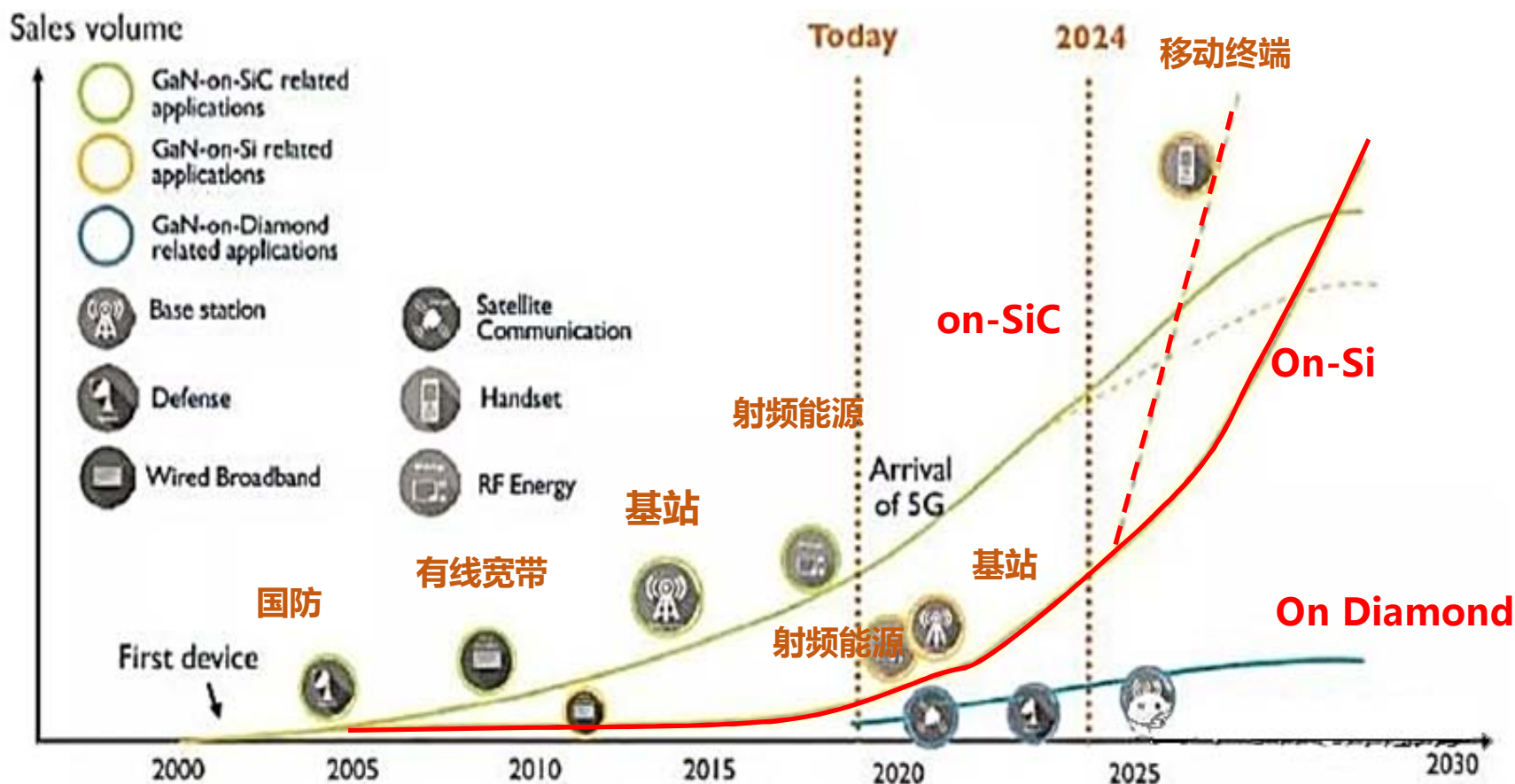
## 大尺寸材料生长和CMOS兼容工艺制造





# 不同衬底GaN射频器件趋势

- 现状：SiC基GaN占主导；
- 趋势：5G通信对射频元器件的需求剧增 → 需要大批量、低成本的GaN射频芯片  
→ 需要Si基GaN





# 商业化现状

Si基GaN	基站	终端
Sub-6GHz	商品：Macom, Ommic	正在开发：
毫米波	商品：Ommic 正在开发：Macom, 三安, 英诺赛科等	国外：Intel, TSMC, Global Foundries, ST Micron等





# 西电GaN研究团队

## 宽禁带半导体器件与集成电路国家工程研究中心

郝 跃 (中科院院士)

张进成 (长江/杰青); 马晓华 (长江/卓青)

> 30 教授、副教授和青年教职人员

> 300 在读博士生和硕士生

■ 宽禁带半导体技术国防重点学科实验室(2011年评估第一名, 优秀)

■ 宽禁带半导体国防科技创新团队 (首批)

■ 宽禁带半导体材料与器件教育部重点实验室

■ 微电子学与固体电子学国家重点学科

■ 国家“211”工程重点建设学科

■ 国家集成电路人才培养基地

■ 西安航天-西电新型半导体器件研发中心

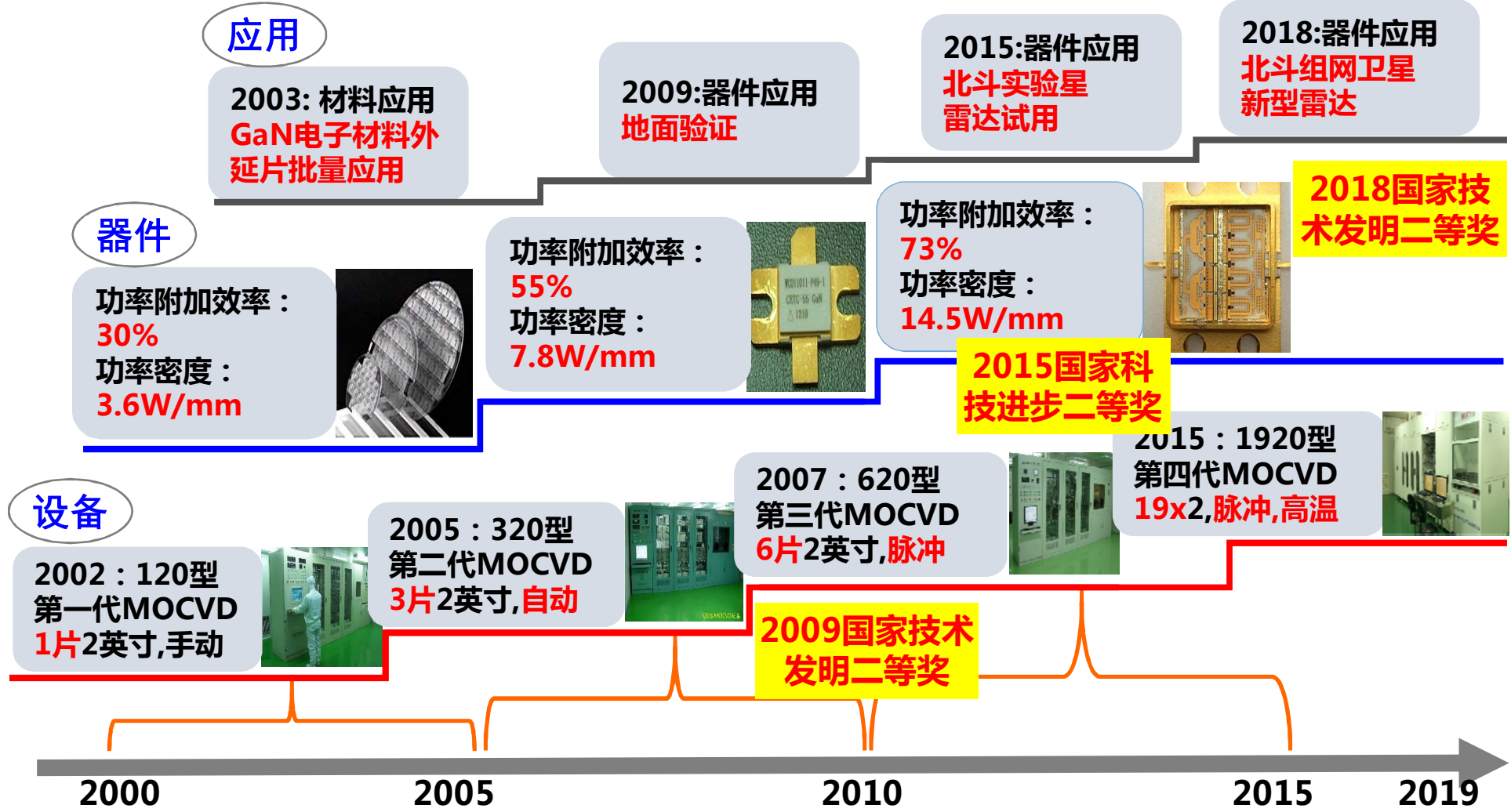






# 西电GaN研究团队

20年从设备、材料、器件到电路的丰富GaN射频器件研究经验；先后完成了10多项国家重大专项项目/课题。





# 目 录

---

- 一、概述
- 二、毫米波GaN HEMT关键技术
- 三、毫米波GaN HEMT的线性度问题
- 四、8英寸Si基GaN晶圆及工艺技术
- 五、GaN-Si CMOS异质集成



# 毫米波Si基GaN晶体管主要技术

## GaN晶体管：大部分是HEMT（高电子迁移率晶体管）

### 器件异质结结构：

- 低位错密度、缺陷密度、杂质浓度；
- 薄势垒层；

### 其他：

- 低寄生电容源电极互联技术；
- CMOS兼容背通孔和背电极；
- 低损耗、低延时封装技术；

### 栅电极：

- T型栅电极；
- 细栅长 ( $\leq 150 \text{ nm}$ )；
- CMOS兼容金属；

### 源漏欧姆接触：

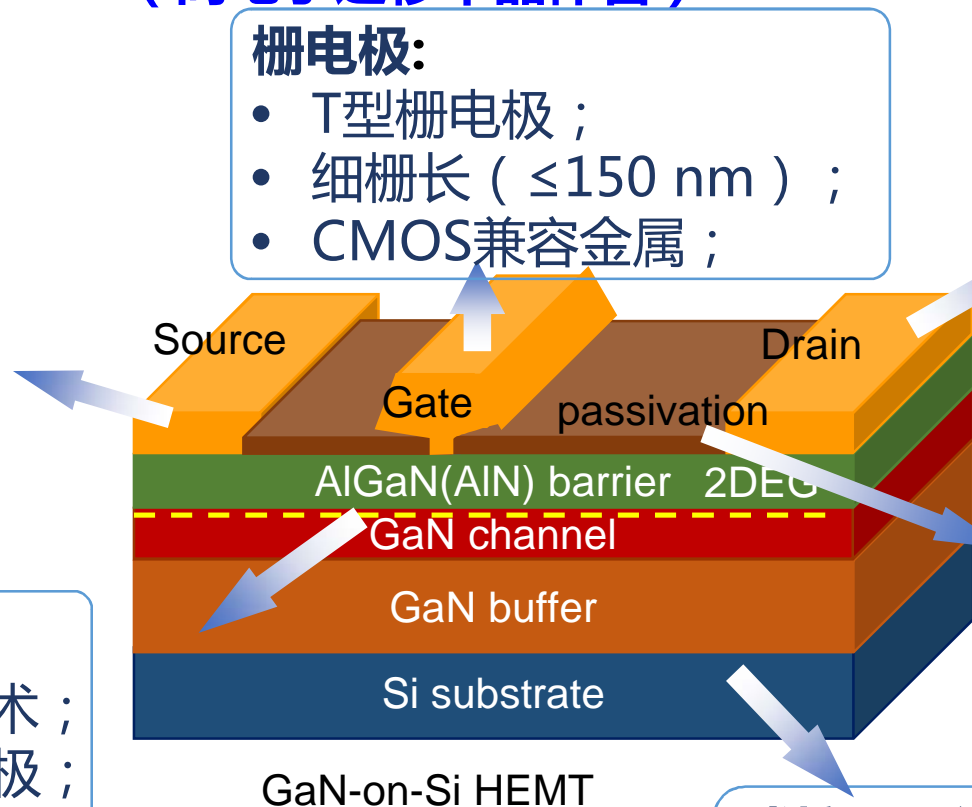
- 低欧姆接触；
- CMOS兼容工艺；

### 表面钝化：

- 有效抑制表面态；
- 低寄生损耗；

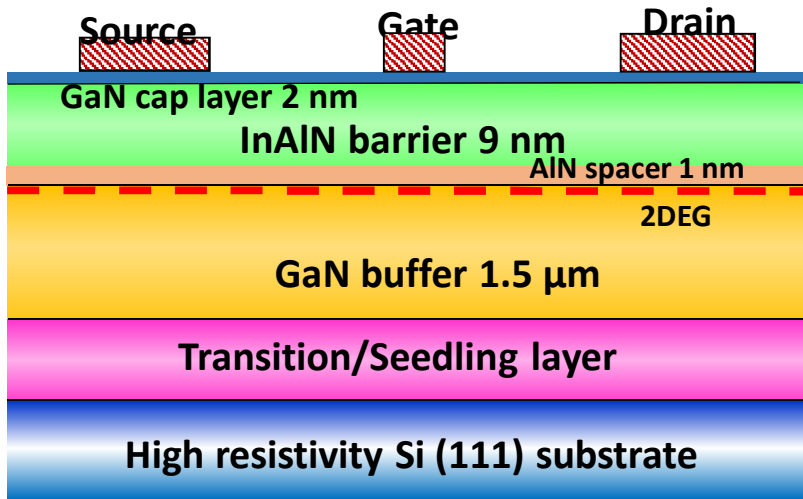
### 成核层、过渡层和缓冲层：

- 低位错密度、缺陷密度、杂质浓度；
- 低射频损耗；
- 低热阻；
- 绝缘性好；一般采用掺Fe缓冲层；





# 研究进展：40nm 栅长GaN HEMT

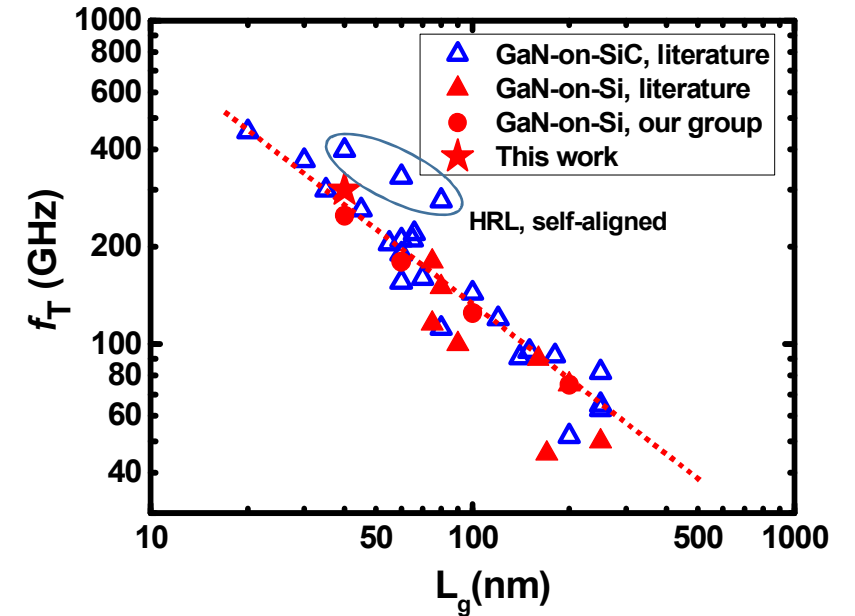
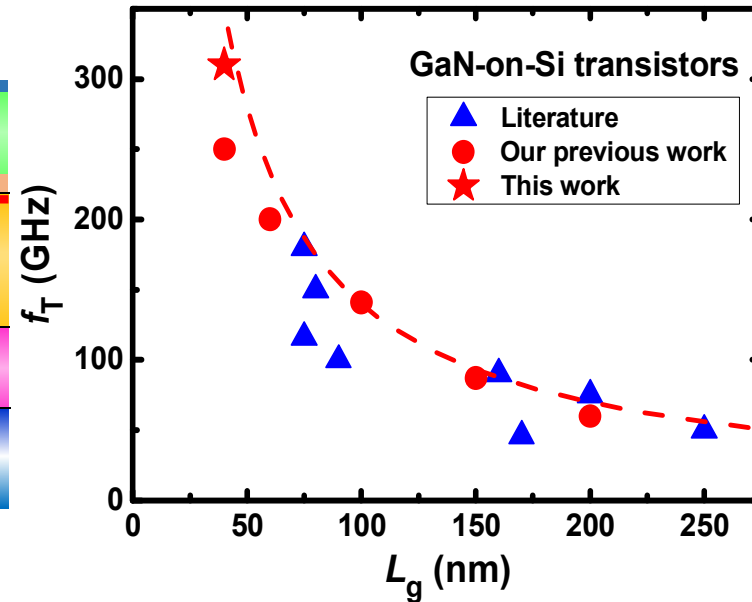


$n_s: 1.65 \times 10^{13} \text{ cm}^{-2}$

$\mu_s: 1250 \text{ cm}^2/\text{Vs}$

$L_{sd} \sim 400 \text{ nm},$

$L_g \sim 40 \text{ nm}$



- 迄今为止硅基GaN 器件最高截止频率

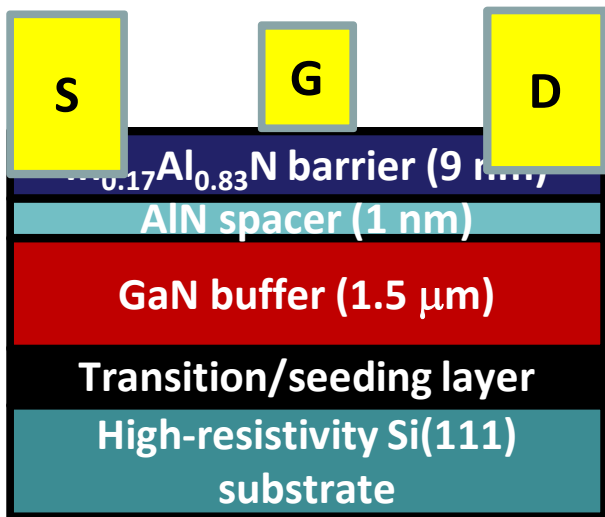
- 硅基GaN和SiC基GaN符合相同的scaling的趋势

Z. Liu et. al., ICNS 2019

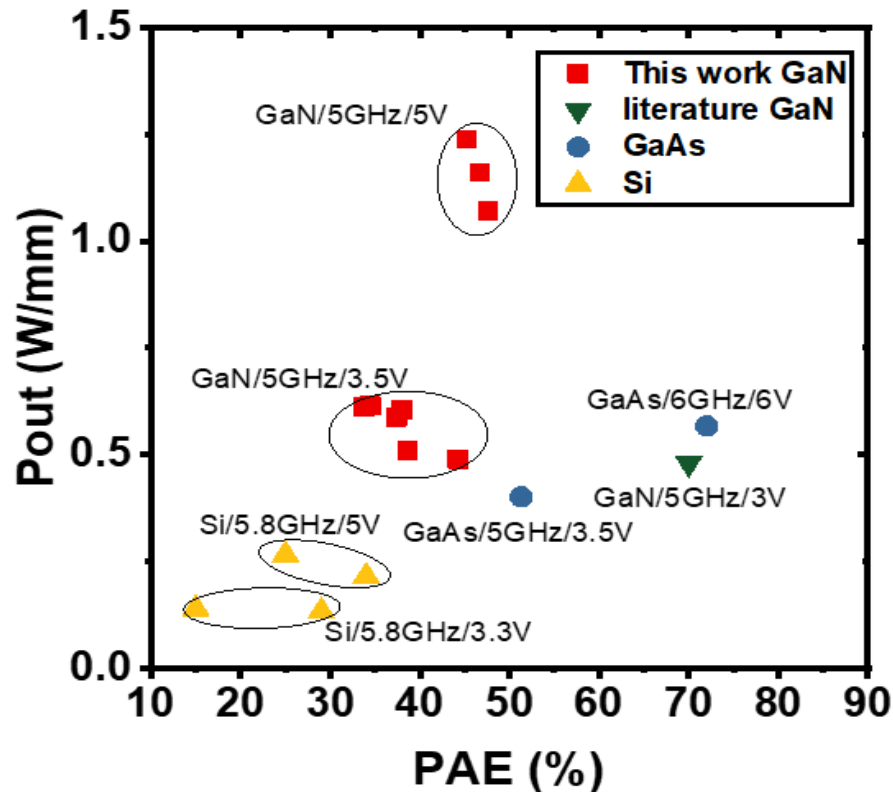
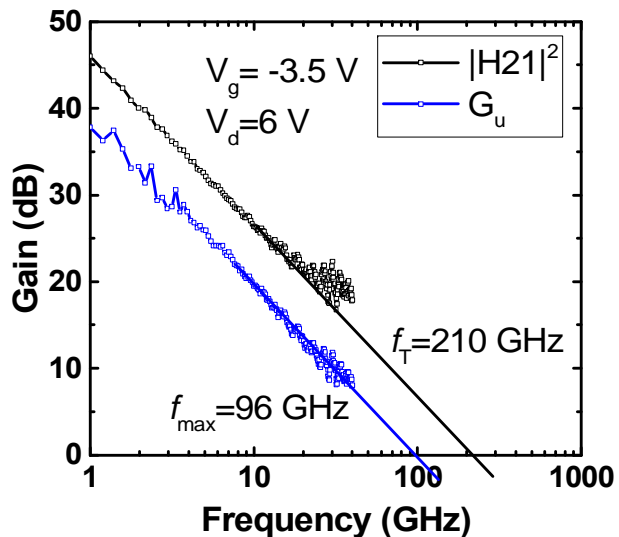
H. Xie, Z. Liu et. al., APEX 2019



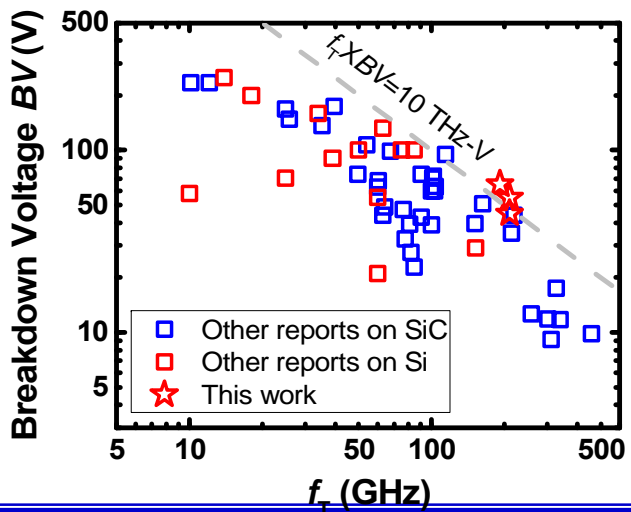
# 研究进展：CMOS兼容工艺制造80nm硅基GaN HEMT



\* H. Xie, Z. Liu, et al. APEX 2020



- 使用CMOS兼容工艺制造 硅基GaN 器件最高截止频率
- 获得Si基GaN的最高 Johnson 优值记录



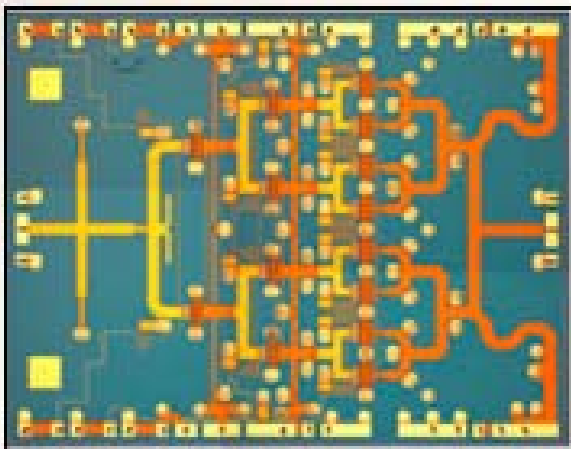
- 终端功放应用：很有潜力



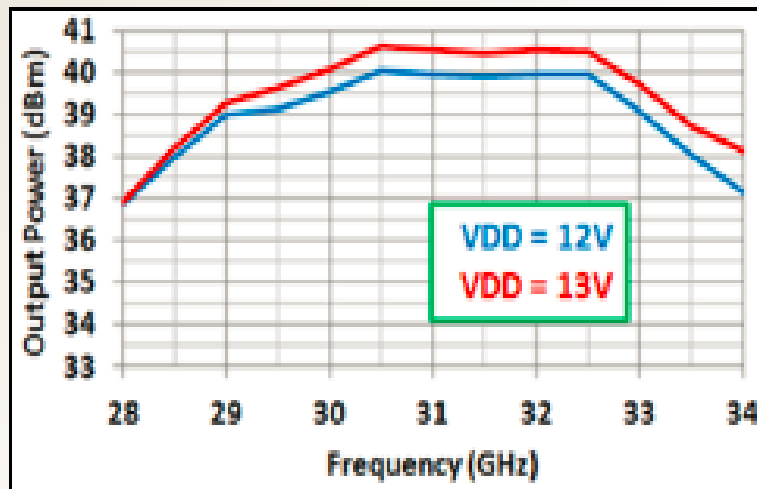
# 现有Si基GaN毫米波 PA商品-OMMIC

## D01GH MMICs

- 功率放大器 ( PA )

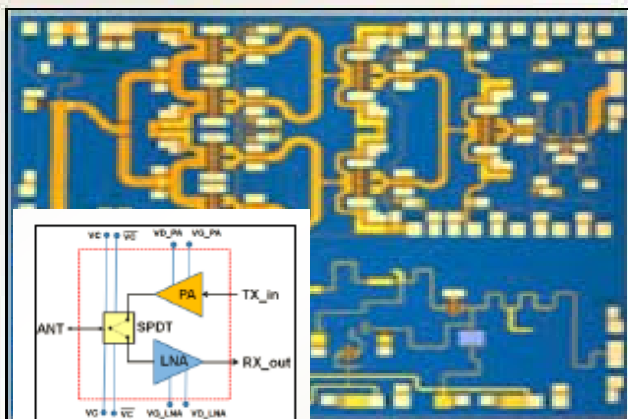


Example of 10 W Ka-band PA

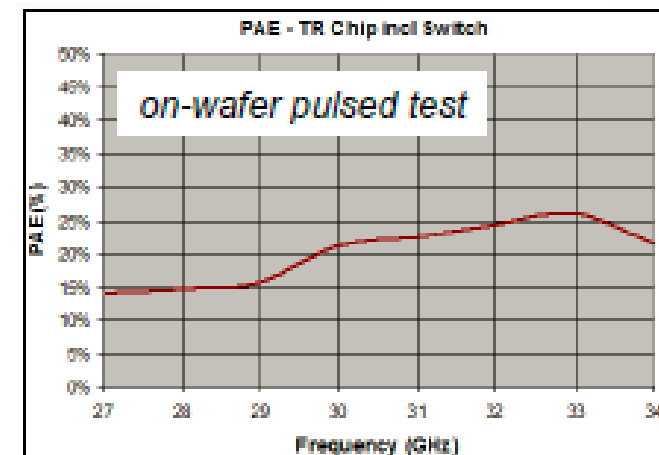
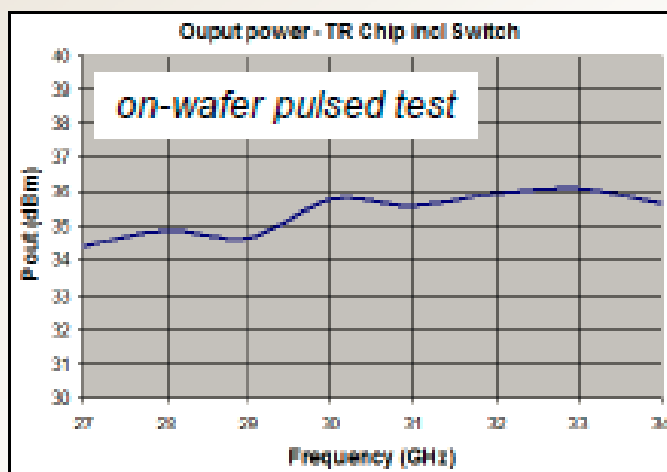


- Output Power : 40 dBm @12V
- PAE : 35%
- Gain : 20dB
- Output Power > 41 dBm @15V

- 单片集成收发机 (MMIC T/R)



Example of 30GHz T/R Chip (LNA + PA + Switch)





# 目 录

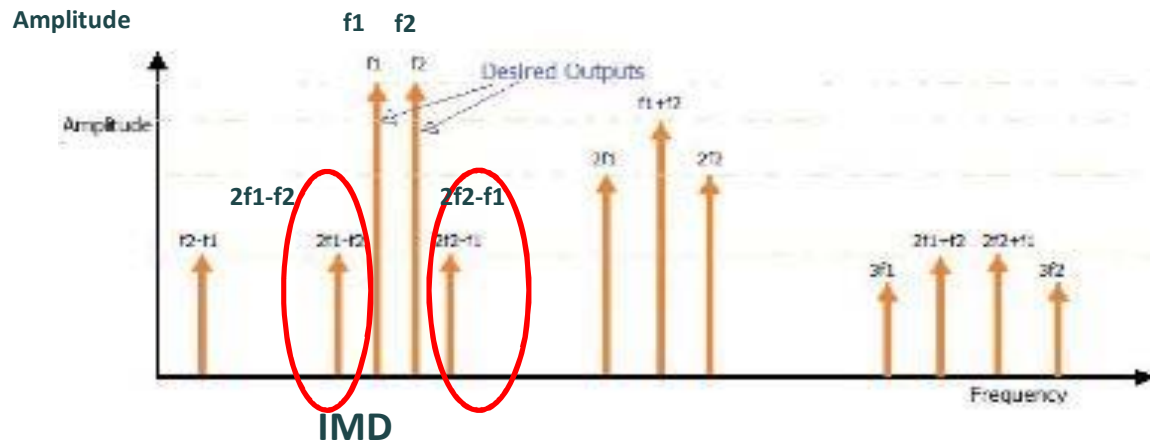
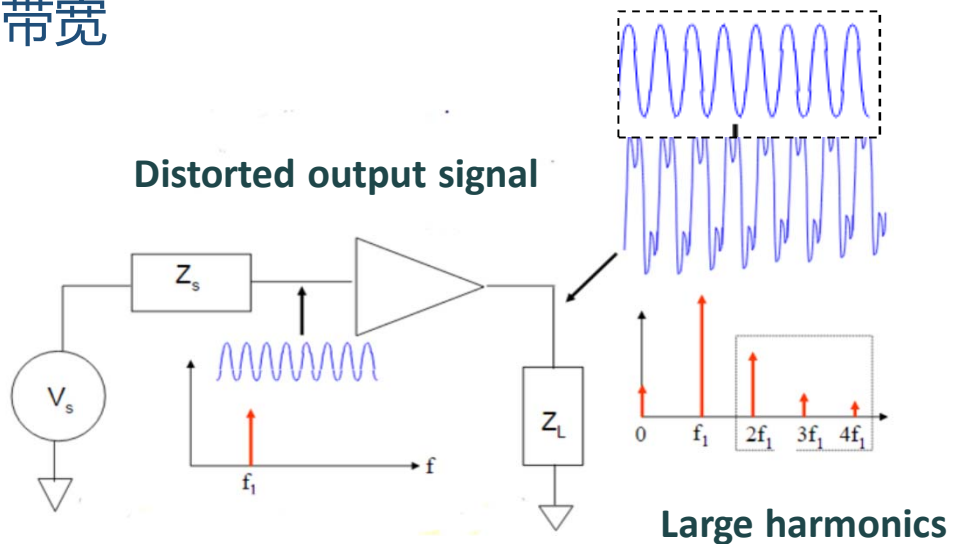
---

- 一、概述
- 二、毫米波GaN HEMT关键技术
- 三、毫米波GaN HEMT的线性度问题
- 四、8英寸Si基GaN晶圆及工艺技术
- 五、GaN-Si CMOS异质集成

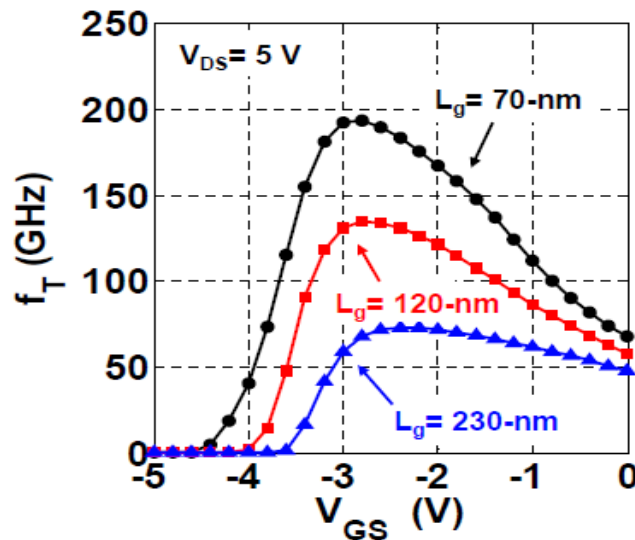


# 射频器件对线性度的要求

- 晶体管的非线性：在放大器中导致信号畸变、高输出谐波、交调失真等，影响通信系统带宽



- 在4G LTE和5G系统中，大量使用载波聚合(CA)和大规模多输入输出技术(mass-MIMO)，对信号放大器，包括低噪声放大器(LNA)和功率放大器(PA)具有线性度的要求更高
- 在毫米波晶体管中，由于器件尺寸缩短，线性度问题尤其严重



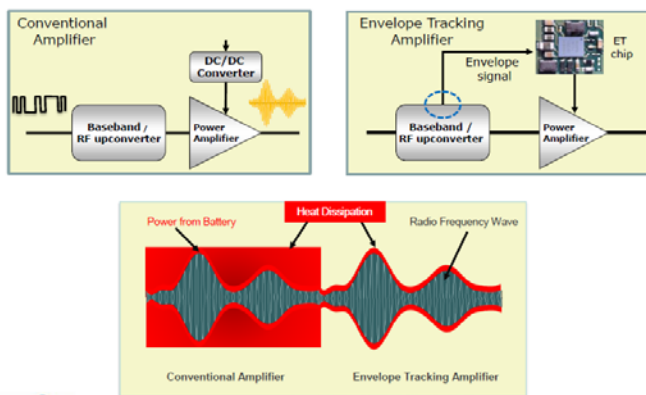




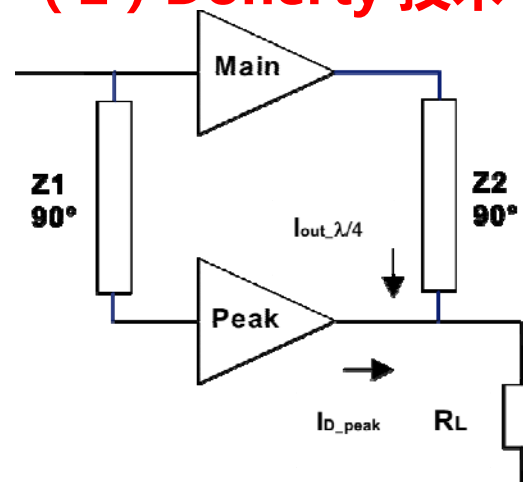
# 高线性度电路设计技术

- 为解决线性度的问题，在MMIC的设计中需要复杂的数字预失真(DPD)技术，增加了电路设计的复杂性和降低了效率

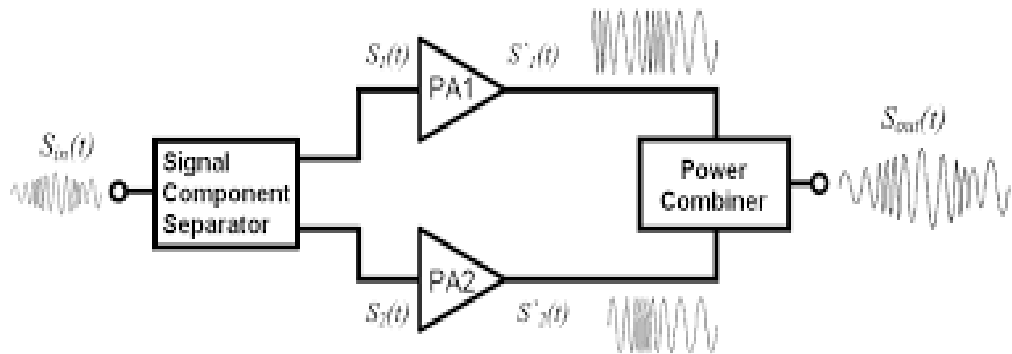
## (1) 包络跟踪 (ET)



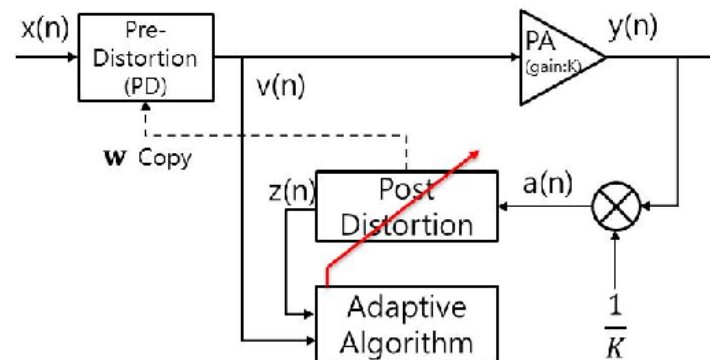
## (2) Doherty 技术



## (3) LINC/Chireix 异相(outphasing) 技术



## (4) 预失真 (DPD) 技术

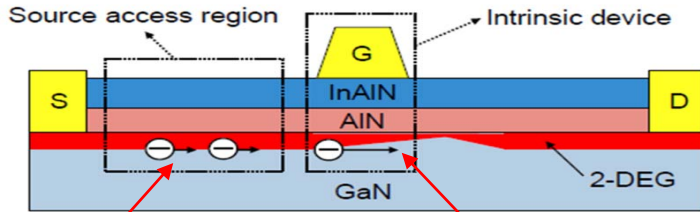




# 研究进展：高线性度Si基GaN毫米波晶体管



**研究物理机制：**在高栅压或者高漏极电流时，access 区域的电流驱动能力较低



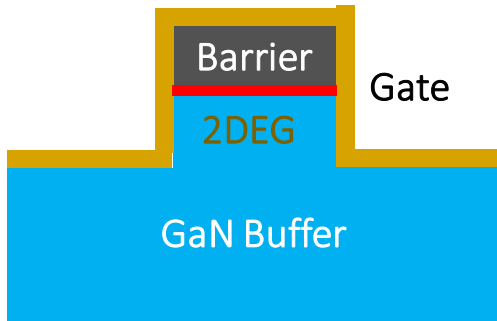
Access region:

$$I_{max,a} = q \cdot n_s \cdot v_{linear} \\ \Rightarrow I_{max,a} < I_{max,g}$$

Under the gate:

$$I_{max,g} = q \cdot n_s \cdot v_{sat}$$

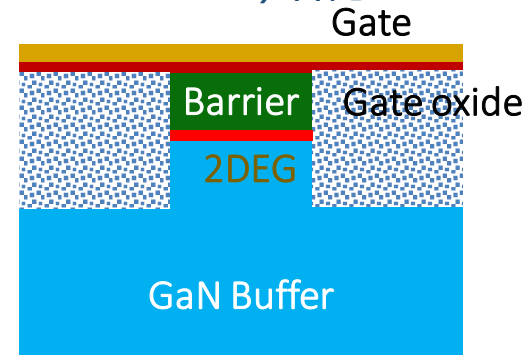
GEN 1：类鳍形纳米线沟道 (Fin-like Nanowire - channel) 结构



GEN 2：平面纳米带沟道 (Planar Nanostrip-channel) 结构

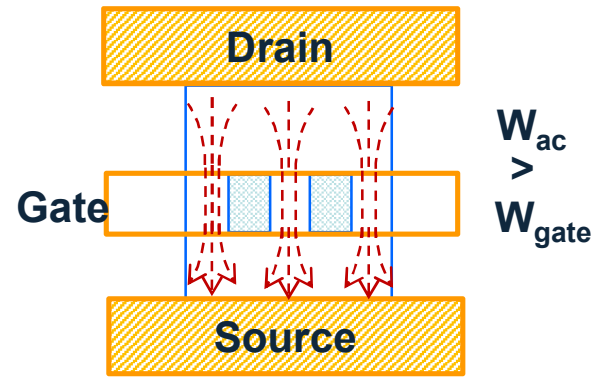


GEN 3：绝缘栅平面纳米带沟道 (Planar Nanostrip-channel MIS)结构



**提出解决方案：**

增加access 区域的电流驱动能力→采用**栅下纳米沟道**结构





# 目 录

---

- 一、概述
- 二、毫米波GaN HEMT关键技术
- 三、毫米波GaN HEMT的线性度问题
- 四、8英寸Si基GaN晶圆及工艺技术
- 五、GaN-Si CMOS异质集成



# 国内外200 mmSi基GaN晶圆

	2DEG浓度( $\text{cm}^{-2}$ )	迁移率( $\text{cm}^2/\text{Vs}$ )	面电阻( $\Omega/\square$ )	衬底类型	时间
IMRE	0.8e12	1800-1900			2012
LETI	1.1e13	1800			2012
IQE		1600		HR	2012
IMEC	1.16e13	1766	306	p	2012
IMEC	8.9e12	1950	350		2012
NIT	1.15e13	1660		p	2013
Veeco	8e12	2000			2013
Panasonic	8e12	2110			2014
IMRE	3e13	900	240	p	2014
AIXTRON	8e12	1500			2014
IMEC			407		2014
Raytheon	9.2e12	1555	451	HR	2014
IQE		1500	500		2014
Enkris	0.9e13	1500	400	HR	2018
LETI			350	HR	2015
SMART	1.6e13	1000	340	HR	2015
IMEC	9.5e12	1774	370	HR	2019



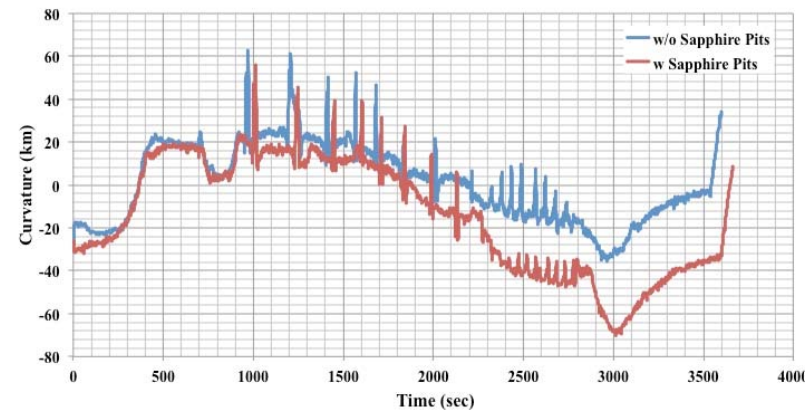
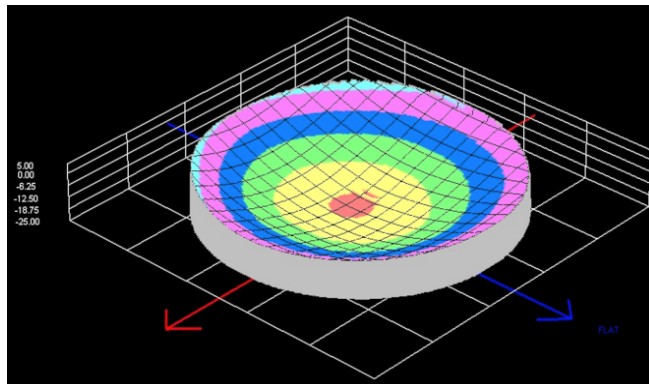
# 研究进展：200mm 硅基氮化镓HEMT材料生长



\*C. -C. Huang, et al. CSMANTECH 2015

\*C. -C. Huang, Z. Liu et al. EDTM 2018

➔ By optimization of the growth conditions and buffer thickness, **crack free**, **low wafer bow** (<30  $\mu\text{m}$ ), **good uniformity** GaN HEMT wafers were obtained



Parameter	GEN-1	GEN-2	State-of-the-art Reported
Sheet Resistance ( $\text{W}/\square$ )	400-500	340-420	350-500
2DEG sheet carrier density $n_s$ ( $\text{cm}^{-2}$ )	$1.2-1.4 \times 10^{13}$	$1.6-2.0 \times 10^{13}$	$1.0 \times 10^{13}$
2DEG mobility $m$ ( $\text{cm}^2/\text{Vs}$ )	1000-1200	900-1100	1500-2000

- **Sheet resistance:** comparable to commercial wafers (IQE/AIXTRON etc.)
- Mobility:** has room for improvement. More runs are needed to optimize the growth.



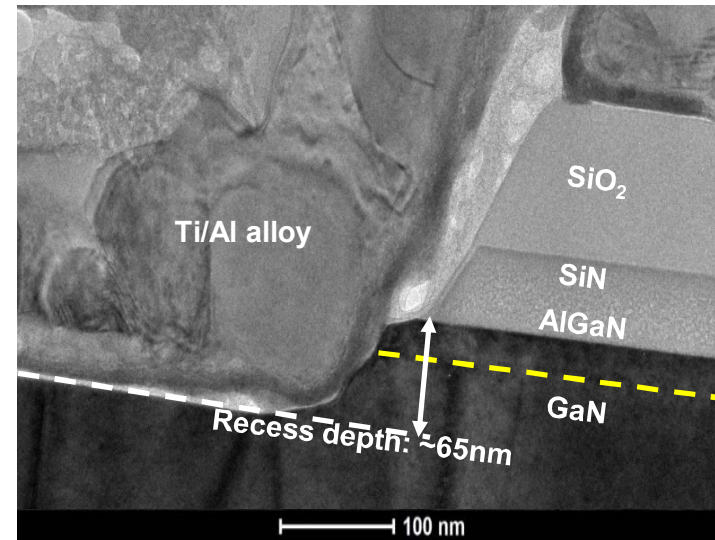
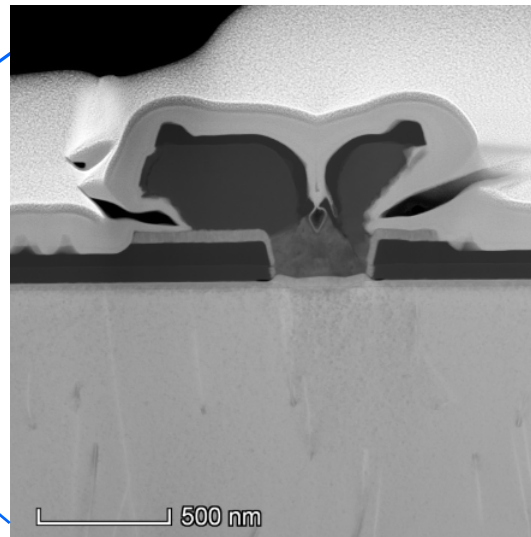
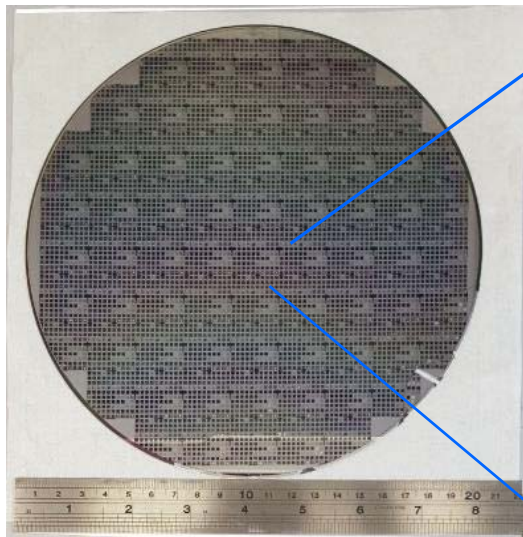
# 研究进展：200mm 硅基氮化镓HEMT工艺开发



开发了200mm 硅基氮化镓RF HEMT制作的CMOS兼容工艺

- 1 **Mesa isolation**
  - RIE dry etching using  $\text{Cl}_2$  and  $\text{BCl}_3$  gases;
- 2 **S/D Ohmic contact formation**
  - PECVD  $\text{SiN/SiO}_2$  (50/100 nm) bi-layer dielectric deposition and patterning;
  - AlGaIn/GaN recess etching (depth ~ 60 nm);
  - Ti/Al (40/200 nm) metal deposition and patterning;
  - RTA 475 °C 1 min in  $\text{N}_2$ ;

- 3 **Gate formation**
  - ALD  $\text{Al}_2\text{O}_3$  (10 nm) deposition;
  - PECVD  $\text{SiN/SiO}_2$  (50/100 nm) deposition and patterning;
  - Ti/Al (50/200 nm) metal deposition and patterning;
  - Post gate annealing;



\*Z. Liu et al. EDTM 2019

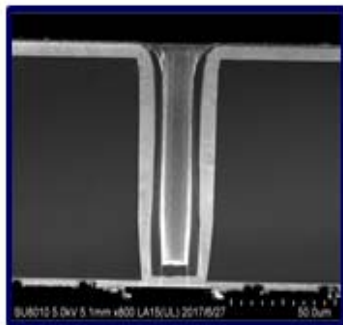


# 研究进展：西电

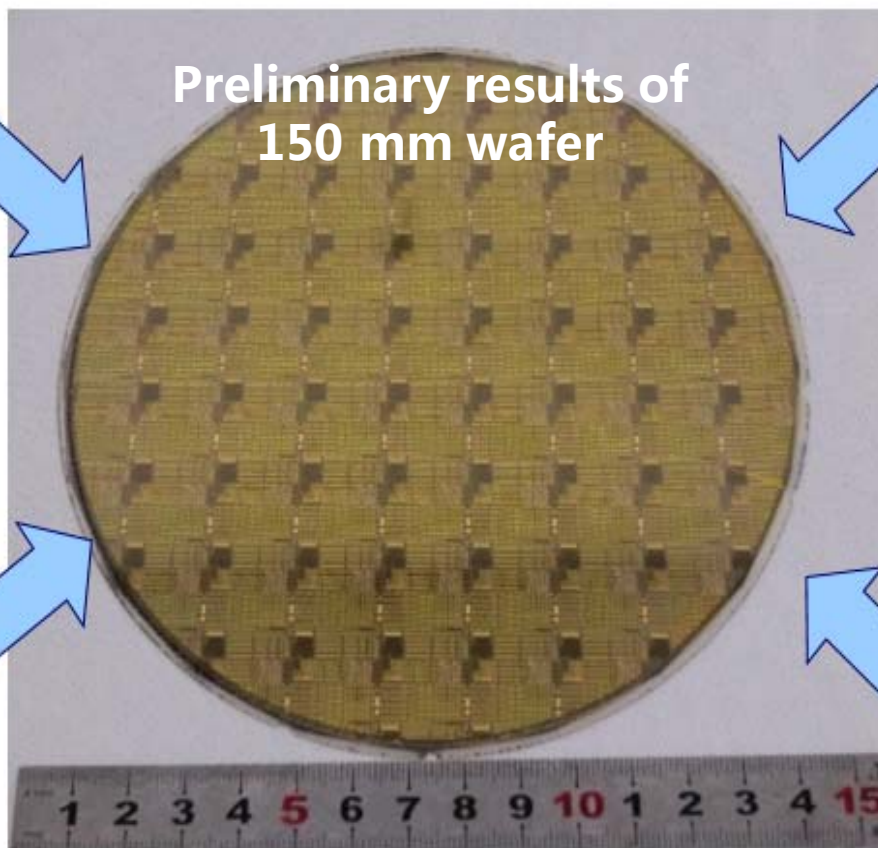
与三安、英诺赛科等公司合作，开发Si基GaN毫米波技术



0.45 $\mu$ m Gate Stepper Lithography



Thickness: 100  $\mu$ m  
Slot via: 35  $\mu$ m $\times$ 70  $\mu$ m



Preliminary results of  
150 mm wafer



3.5 $\mu$ m Plated Au Interconnect



Chip Dicing



# 目 录

---

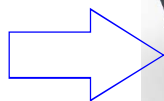
- 一、概述
- 二、毫米波GaN HEMT关键技术
- 三、毫米波GaN HEMT的线性度问题
- 四、8英寸Si基GaN晶圆及工艺技术
- 五、GaN-Si CMOS异质集成





# 异质集成需求

□ 电子系统**小型化、轻型化**的持续需求；



□ 电子系统**减小成本**的持续需求；

- 集成可以减少封装、引线成本；

□ 电子系统**提高高频性能**的持续需求；

- 减少引线的寄生电感、信号损耗、信号延迟；
- 提高系统复杂度、设计自由度和功能；

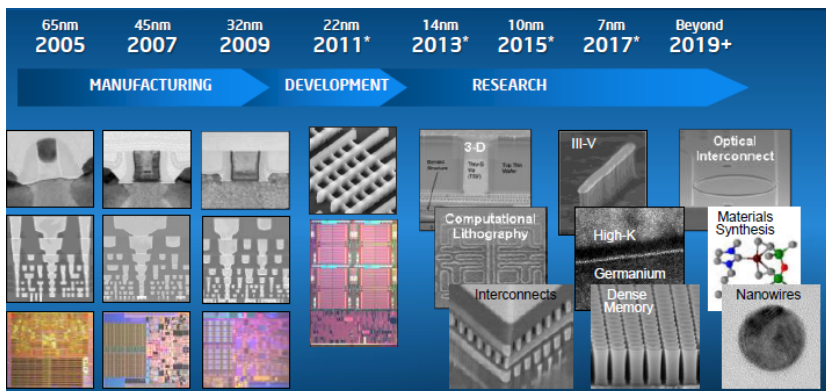




# Si优势-CMOS数字（逻辑）电路

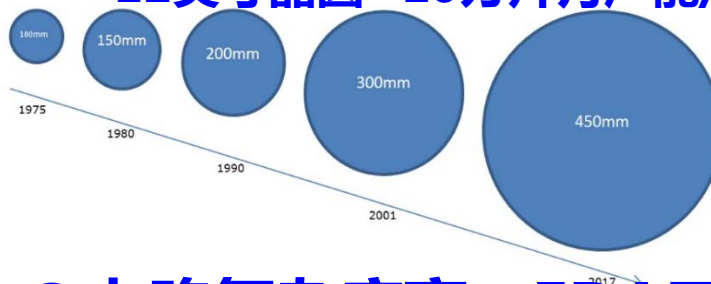
► Si-CMOS 在数字和模拟电路的优势：无可替代

## ① 技术成熟-60余年历史



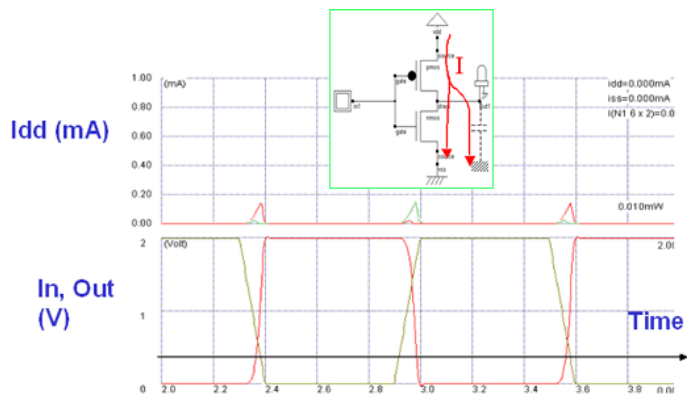
## ② 成本低

-12英寸晶圆+10万片月产能/Fab

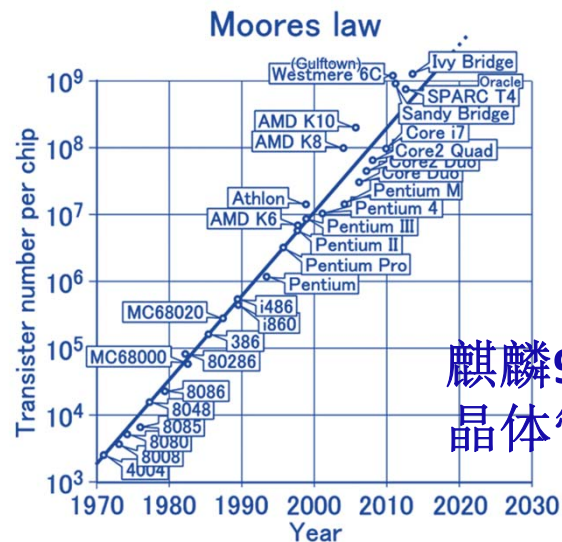


## ③ 电路复杂度高、EDA工具成熟

## ③ 功耗低-CMOS技术



► Current peaks 0.2mA



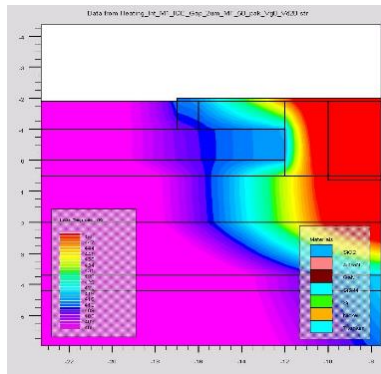
麒麟980-SoC  
晶体管数目 69亿!



# 主要技术挑战

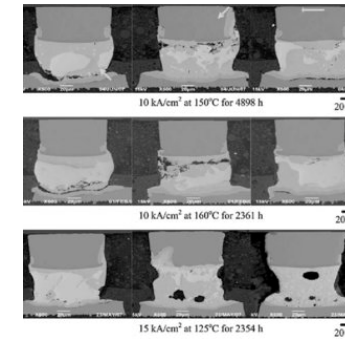
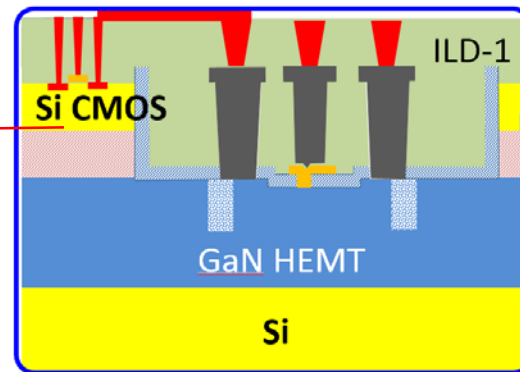
## ①热兼容性问题

氮化镓微波毫米波电路，发热比较严重，会引起周围Si-CMOS器件的阈值电压漂移、漏电增大等问题



## ②电磁兼容性问题

氮化镓电路工作时的偏压比较大，电场耦合到CMOS区域；射频电路工作时的电磁场分布效应、电磁波辐射



## ③工艺兼容性问题

- 氮化镓器件制备时的工艺条件，包括金属、温度、应力等对Si-CMOS的器件性能的详细影响

## ④可靠性问题

- 晶圆键合的界面存在空隙、大量界面态、陷阱中心，可能导致电路的长期可靠性问题；
- 晶圆键合、金属凸块键合的机械强度存在可靠性问题；

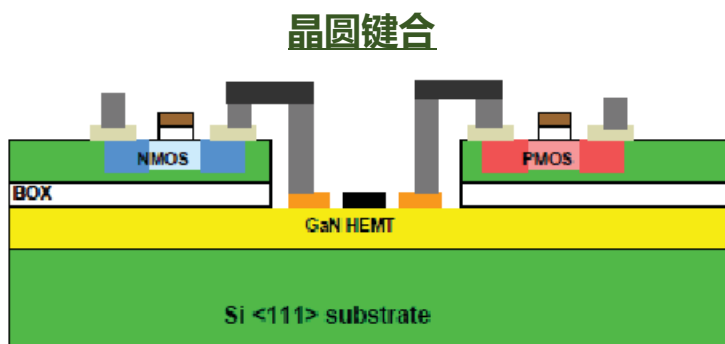
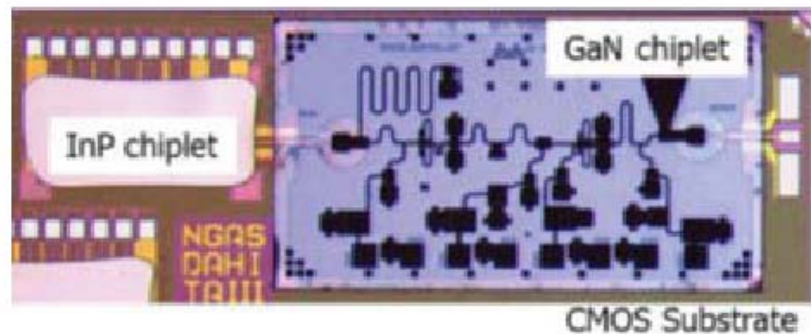
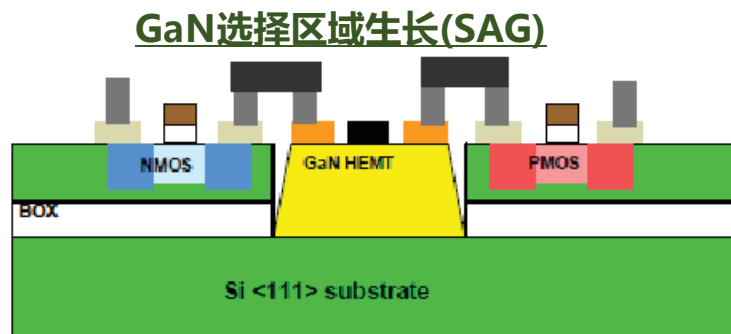


# GaN-Si CMOS异质集成技术路线

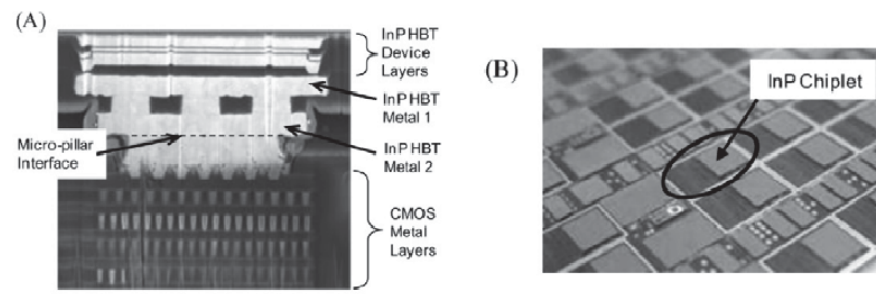
- 现状：实验室开发阶段，无商业产品
- 技术路线包括：

① 2D集成（单片集成）

② 2.5D集成



③ 3D集成（金属凸块键合、Die键合）





# 美国DARPA项目进展

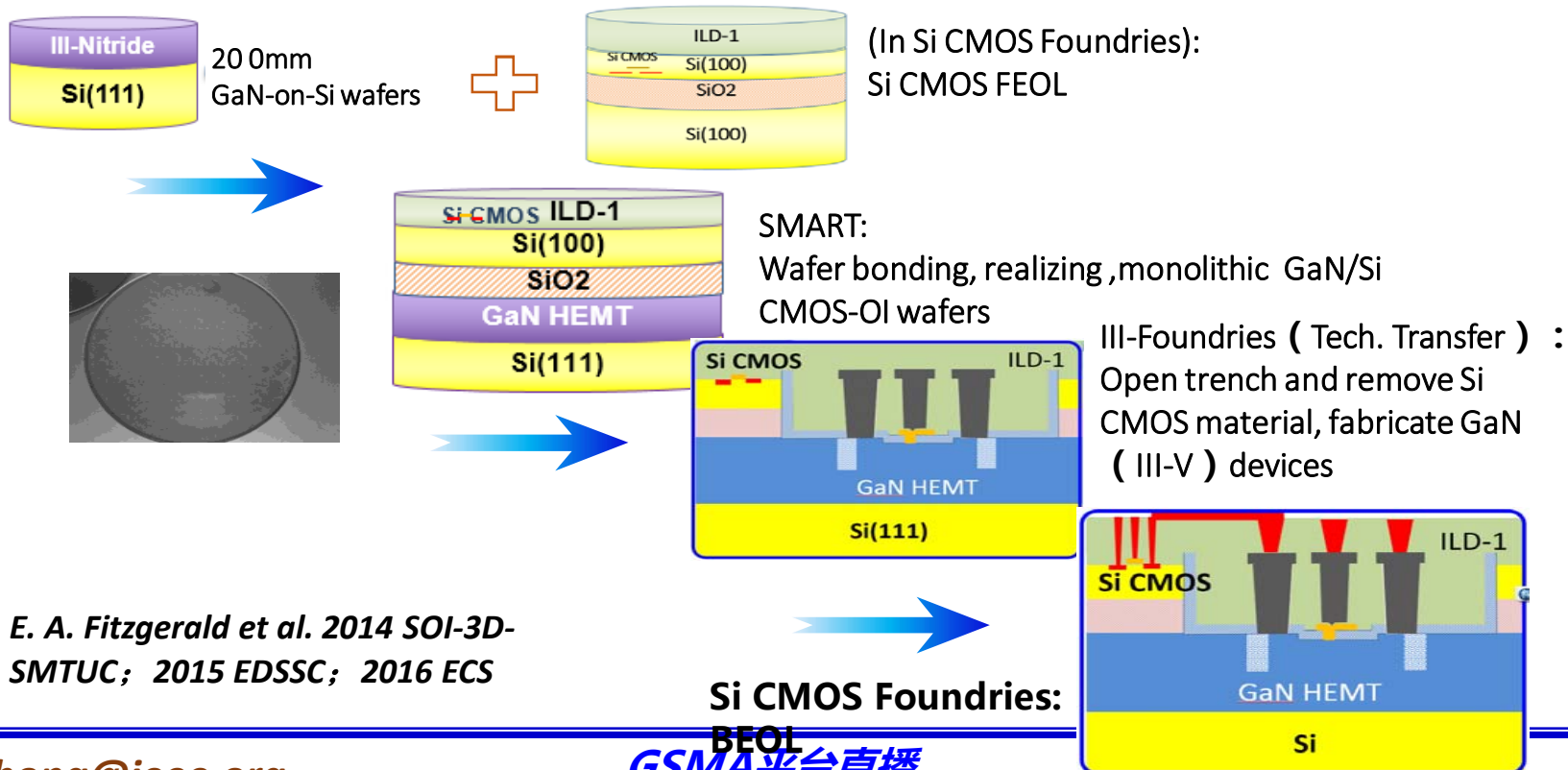
Technology	MPW0	MPW1	MPW2	MPW3	Future MPWs
<b>CMOS</b>	IBM 65nm	GF 45 nm	GF 45 nm	GF 45 nm	GF 45 nm
<b>InP HBT</b>	TF4 (2 metals)	TF4 (3 metals)	TF4 (4 metals)	TF4 (4 metals)	TF4 (4 metals)
		TF5 (3 metals)	TF5 (4 metals)	TF5 (4 metals)	TF5 (4 metals)
<b>InP Varactor Diode</b>					AD1
<b>GaN HEMT</b>	GaN20	GaN20	GaN20	GaN20	GaN20
	T3 (HRL)	T3 (HRL)	T3 (HRL)	T3 (HRL)	T3 (HRL)
<b>GaAs HEMT</b>				P3K6	P3K6
<b>Passive Components</b>		PolyStrata (Nuvotronics)	PolyStrata (Nuvotronics)	PolyStrata (Nuvotronics)	PolyStrata (Nuvotronics)
<b>Base Substrate</b>	CMOS	CMOS	CMOS	CMOS	CMOS
				SiC Interposer (IWP5)	SiC Interposer (IWP5)
				<p>In fab</p>	



# 研究进展：GaN-Si CMOS集成工艺流程开发



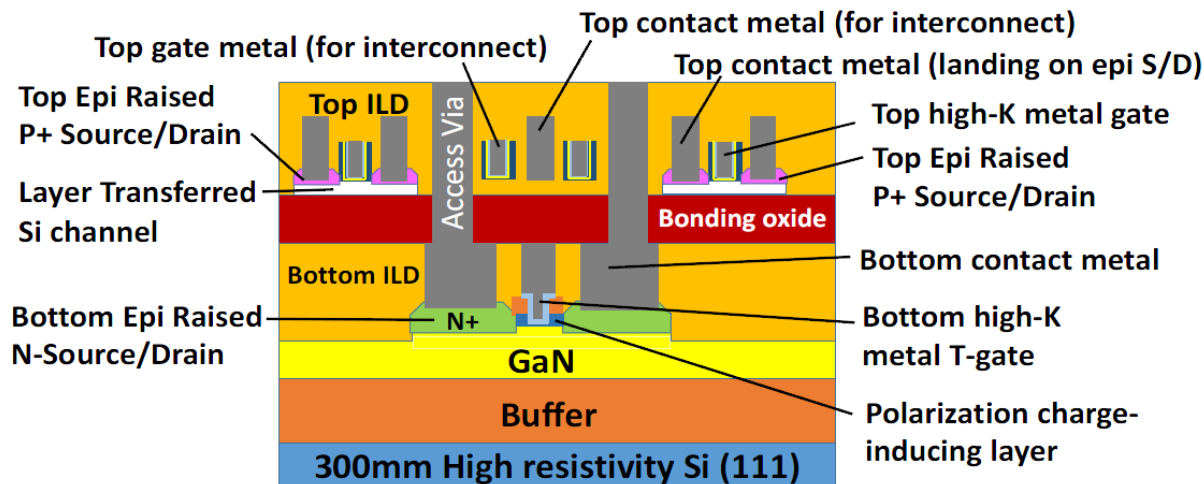
- 开发8英寸GaN与Si CMOS**晶圆键合**技术；
- 解决了GaN和Si CMOS器件和电路制造流程中的**工艺兼容问题**，包括GaN大晶圆翘曲、易碎性、金属污染、高温退火退化等挑战；
- 开发出GaN-Si CMOS**单片集成工艺流程**；
- 开发出GaN器件的**模型和PDK**；



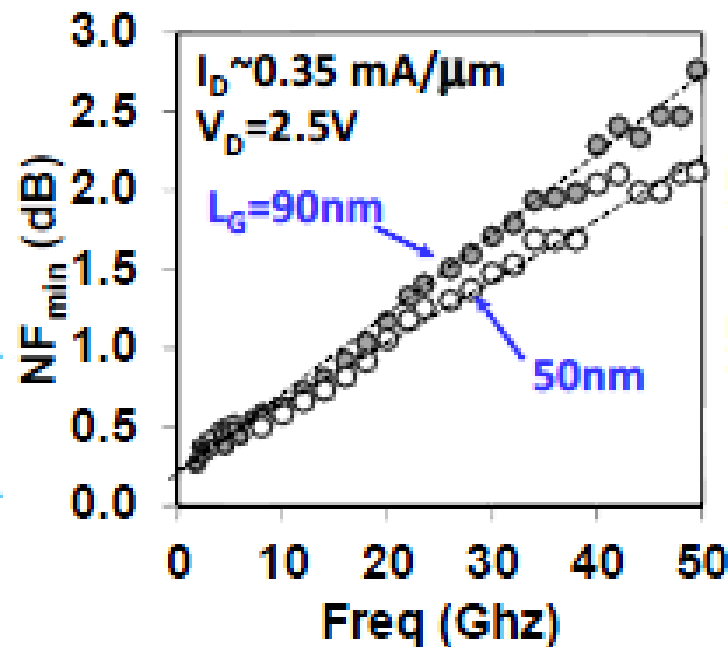
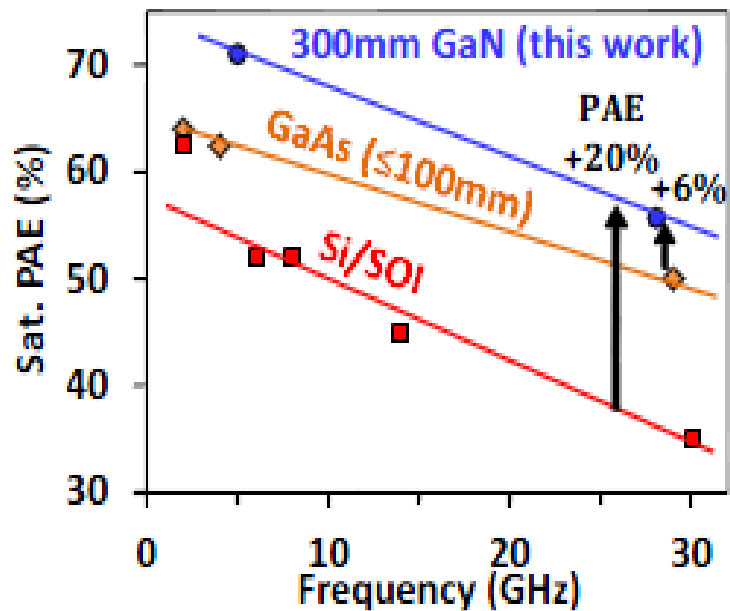


# Intel最新结果：300mm GaN-Si CMOS集成

- 300mm 高阻硅；
- GaN-Si CMOS集成；
- 面向5G终端应用；
- GaN 晶体管在sub-6GHz和毫米波（28GHz）都表现出了优秀的功率和噪声性能



H. W. Then et al. IEDM 2019





---

**谢谢大家！**